

09/529597

PCT/JP98/04350

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

28.09.98

6KU

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1997年10月29日

REC'D 13 NOV 1998

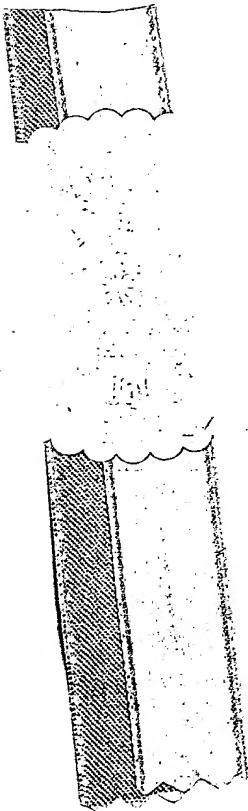
出願番号
Application Number:

平成 9年特許願第312687号

WIPO PCT

出願人
Applicant(s):

イビデン株式会社

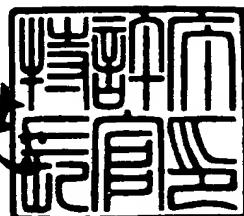


PRIORITY DOCUMENT

1998年10月30日

特許庁長官
Commissioner,
Patent Office

伴佐山達志



出証番号 出証特平10-3086809

【書類名】 特許願
【整理番号】 110820
【提出日】 平成 9年10月29日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 1/34
【発明の名称】 パッケージ基板
【請求項の数】 1
【発明者】
【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社
大垣北工場内
【氏名】 森 要二
【特許出願人】
【識別番号】 000000158
【住所又は居所】 岐阜県大垣市神田町 2 丁目 1 番地
【氏名又は名称】 イビデン株式会社
【代表者】 遠藤 優
【代理人】
【識別番号】 100095795
【住所又は居所】 名古屋市中区上前津 2 丁目 1 番 27 号 堀井ビル 4 階
【弁理士】
【氏名又は名称】 田下 明人
【代理人】
【識別番号】 100098567
【住所又は居所】 名古屋市中区上前津 2 丁目 1 番 27 号 堀井ビル 4 階
【弁理士】
【氏名又は名称】 加藤 壮祐
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1

特平 9-312687

【物件名】 要約書 1

【包括委任状番号】 9401314

【書類名】 明細書

【発明の名称】 パッケージ基板

【特許請求の範囲】

【請求項 1】 コア基板の両面に、層間樹脂絶縁層を介在させて導体回路を形成して成り、ICチップの搭載される側の表面に半田パッドが形成され、他の基板に接続される側の表面に、前記ICチップ搭載側の半田パッドよりも相対的に大きな半田パッドが形成されたパッケージ基板であって、

前記コア基板のICチップが搭載される側に形成される導体回路の外周に、ダメーパターンを形成したことを特徴とするパッケージ基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、ICチップを載置させるためのパッケージ基板に関し、更に詳細には、上面及び下面に、ICチップへの接続用の半田パッドと、マザーボード、サブボード等の基板への接続用の半田パッドとが形成されたパッケージ基板に関するものである。

【0002】

【従来の技術】

高集積ICチップは、パッケージ基板に載置され、マザーボード、サブボード等の基板へ接続されている。このパッケージ基板の構成について、図25を参照して説明する。図25(A)は、パッケージ基板300の断面図を示し、図25(B)は、該パッケージ基板300にICチップ80を載置して、マザーボード90へ取り付けた状態を示す断面図である。該パッケージ基板300は、コア基板330の両面に層間樹脂絶縁層350を介在させて複数層の導体回路358を形成してなり、ICチップ80側の表面(上面)には、ICチップ側のパッド82と接続するための半田バンプ376Uが形成され、サブボード90側の表面(下面)には、マザーボード側のパッド92と接続するための半田バンプ376Dが形成されている。該半田バンプ376Uは、半田パッド375U上に形成され

、又、半田バンプ376Dは、半田パッド375D上に形成されている。

【0003】

上述したようにパッケージ基板300は、高集積ICチップ80とマザーボード90とを接続するために用いられている。即ち、ICチップ80のパッド82は直径120～170μmと小さく、マザーボード90側のパッド92は直径600～700μmと大きいので、ICチップをマザーボードへ直接取り付けることができないため、パッケージ基板にて中継を行っている。

【0004】

【発明が解決しようとする課題】

パッケージ基板は、ICチップ側半田パッド375U及びマザーボード側半田パッド375Dを、それぞれ上述したICチップ側のパッド82及びマザーボード側のパッド92の大きさに対応させて形成してある。このため、パッケージ基板300のICチップ側の表面に占める半田パッド375Uの面積の割合と、マザーボード側の表面に占める半田パッド375Dの面積の割合とが異なっている。ここで、層間樹脂絶縁層350及びコア基板330は、樹脂により形成されており、半田パッド375U、375Dは、ニッケル等の金属で形成されている。このため、製造工程において、層間樹脂絶縁層350の硬化、乾燥等により当該樹脂部分を収縮させた際に、上述したICチップ側の表面に占める半田パッド375Uの面積の割合と、マザーボード側の表面に占める半田パッド375Dの面積の割合との差から、パッケージ基板に、ICチップ側への反りを発生させることがあった。更に、ICチップを載置させて実際に使用される際にも、ICチップに発生する熱により収縮を繰り返した際に、該樹脂部分と金属部分である半田パッドとの収縮率の差から、反りを生じさせることがあった。

【0005】

本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、半田バンプを有する反りのないパッケージ基板を提供することにある。

【0006】

【課題を解決するための手段】

上述した目的を達成するため本発明は、コア基板の両面に、層間樹脂絶縁層を介在させて導体回路を形成して成り、ICチップの搭載される側の表面に半田パッドが形成され、他の基板に接続される側の表面に、前記ICチップ搭載側の半田パッドよりも相対的に大きな半田パッドが形成されたパッケージ基板であって

前記コア基板のICチップが搭載される側に形成される導体回路の外周に、ダミーパターンを形成したことを技術的特徴とする。

【0007】

本発明においては、パッケージ基板のICチップ側は、半田パッドが小さいため、半田パッドによる金属部分の占める割合が小さく、マザーボード等の基板側は、半田パッドが大きいため、金属部分の割合が大きい。ここで、パッケージ基板のICチップ側の導体回路の外周に、ダミーパターンを形成することで、金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整すると共に、金属製のダミーパターンにてパッケージ基板の外周部の機械的強度を高め、パッケージ基板に反りを発生させないようにしている。ここで、ダミーパターンとは、電気接続或いはコンデンサ等の意味を持たず、単に機械的な意味合いで形成されるパターンを言う。

【0008】

【発明の実施の形態】

本発明の第1実施形態に係るパッケージ基板の構成について図22～図24を参照して説明する。図22は、第1実施形態のパッケージ基板の断面を示し、図23(A)は、パッケージ基板の平面を示し、図23(B)は、該パッケージ基板に取り付けられるICチップの底面を示し、図24は、図22に示すパッケージ基板の上面にICチップ80を載置した状態で、マザーボード90に取り付けた状態の断面を示している。該パッケージ基板は、図24に示すように上面にICチップ80のバンプ82側に接続するための半田バンプ76Uが設けられ、下面側にマザーボード90のバンプ92に接続するための半田バンプ76Dが配設され、該ICチップ80-マザーボード90間の信号等の受け渡し、及び、マザーボード側からの電源供給を中継する役割を果たす。

【0009】

図22に示すように、パッケージ基板のコア基板30の上面及び下面には、グランド層となる内層銅パターン34U、34Dが形成されている。また、内層銅パターン34Uの上層には、層間樹脂絶縁層50を介在させて信号線を形成する導体回路58U、又、該層間樹脂絶縁層50を貫通してバイアホール60Uが形成されている。導体回路58U及びダミーパターン58Mの上層には、層間樹脂絶縁層150を介して最外層の導体回路158U、ダミーパターン159及び該層間樹脂絶縁層150を貫通するバイアホール160Uが形成されている。該ダミーパターン159は、図23に示すように導体回路158Uの外周、即ち、パッケージ基板の周縁部に沿って形成されている。上記導体回路158U、バイアホール160Uには半田バンプ76Uを支持する半田パッド75Uが形成されている。ここで、ICチップ側の半田パッド75Uは、直径120～170μmに形成されている。

【0010】

一方、コア基板30の下面側のグランド層（内層銅パターン）34Dの上層（ここで、上層とは基板30を中心として上面については上側を、基板の下面については下側を意味する）には、層間樹脂絶縁層50を介して信号線を形成する導体回路58Dが形成されている。該導体回路58Dの上層には、層間樹脂絶縁層150を介して最外層の導体回路158D及び該層間樹脂絶縁層150を貫通するバイアホール160Dが形成され、該導体回路158D、バイアホール160Dには半田バンプ76Dを支持する半田パッド75Dが形成されている。ここで、マザーボード側の半田パッド75Dは、直径600～700μmに形成されている。

【0011】

図23（A）は、パッケージ基板100の平面図、即ち、図22のA矢視図である。ここで、図22は、図23（A）のX1-X1縦断面に相当する。図23（A）及び図22中に示すように、信号線を構成する導体回路158Uの外周には、幅10mmのダミーパターン159がソルダーレジスト70の下層に形成されている。ここで、ダミーパターンとは、電気接続或いはコンデンサ等の意味を

持たず、単に機械的な意味合いで形成されるパターンを言う。

【0012】

図25を参照して上述した従来技術のパッケージ基板と同様に、第1実施形態に係るパッケージ基板において、ICチップ80側の表面（上面）は、半田パッド76Uが小さいため（直径120～170μm）、半田パッドによる金属部分の占める割合が小さい。一方、マザーボード90側の表面（下面）は、半田パッド75Dが大きいため（直径600～700μm）、金属部分の割合が大きい。ここで、本実施形態のパッケージ基板では、パッケージ基板のICチップ側の最外層導体回路158Uの外周に、ダミーパターン159を形成することで、パッケージ基板のICチップ側の金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整すると共に、金属製のダミーパターン159によりパッケージ基板の周縁部の機械強度を高め、後述するパッケージ基板の製造工程、及び、使用中において反りを発生させないようにしてある。

【0013】

引き続き、図22に示すパッケージ基板の製造工程について図1～図22を参照して説明する。

（1）厚さ1mmのガラスエポキシ樹脂またはBT（ビスマレイミドトリアジン）樹脂からなるコア基板30の両面に18μmの銅箔32がラミネートされている銅張積層板30Aを出発材料とする（図1参照）。まず、この銅張積層板30Aをドリル削孔し、無電解めっき処理を施し、パターン状にエッチングすることにより、基板30の両面に内層銅パターン34U、34Dとスルーホール36を形成する（図2参照）。

【0014】

（2）さらに、内層銅パターン34U、34Dおよびスルーホール36を形成した基板30を、水洗いして乾燥した後、酸化一還元処理し、内層銅パターン34U、34Dおよびスルーホール36の表面に粗化層38を設ける（図3参照）。

【0015】

（3）一方、基板表面を平滑化するための樹脂充填剤を調整する。ここでは、ビスフェノールF型エポキシモノマー（油化シェル製、分子量310、YL983

U) 100重量部、イミダゾール硬化剤(四国化成製、2E4MZ-CN)6重量部を混合し、これらの混合物に対し、表面にシランカップリング剤がコーティングされた平均粒径1.6μmのSiO₂球状粒子(アドマテック製、CRS1101-CE、ここで、最大粒子の大きさは後述する内層銅パターンの厚み(15μm)以下とする)170重量部、消泡剤(サンノプロコ製、ペレノールS4)0.5重量部を混合し、3本ロールにて混練することにより、その混合物の粘度を23±1°Cで45,000~49,000cpsに調整して、樹脂充填剤を得る。

この樹脂充填剤は無溶剤である。もし溶剤入りの樹脂充填剤を用いると、後工程において層間剤を塗布して加熱・乾燥させる際に、樹脂充填剤の層から溶剤が揮発して、樹脂充填剤の層と層間材との間で剥離が発生するからである。

【0016】

(4) 上記(3)で得た樹脂充填剤40を、基板30の両面にロールコータを用いて塗布することにより、上面の導体回路(内層銅パターン)34U間あるいはスルーホール36内に充填し、70°C、20分間で乾燥させ、下面についても同様にして樹脂充填剤40を導体回路34D間あるいはスルーホール36内に充填し、70°C、20分間で乾燥させる(図4参照)。

【0017】

(5) 上記(4)の処理を終えた基板30の片面を、#600のベルト研磨紙(三共理化学製)を用いたベルトサンダー研磨により、内層銅パターン34U、34Dの表面やスルーホール36のランド表面に樹脂充填剤40が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行う(図5参照)。

次いで、100°Cで1時間、120°Cで3時間、150°Cで1時間、180°Cで7時間の加熱処理を行って樹脂充填剤40を硬化させる。

【0018】

このようにして、スルーホール36等に充填された樹脂充填剤40の表層部および導体回路34U、34D上面の粗化層38を除去して基板両面を平滑化することで、樹脂充填剤40と導体回路34U、34Dの側面とが粗化層38を介し

て強固に密着し、またスルーホール36の内壁面と樹脂充填剤40とが粗化層38を介して強固に密着した配線基板を得る。即ち、この工程により、樹脂充填剤40の表面と内層銅パターン34U、34Dの表面とを同一平面にする。

【0019】

(6) 上記(5)の処理で露出した導体回路34U、34Dおよびスルーホール36のランド上面に、厚さ2.5μmのCu-Ni-P合金からなる粗化層(凹凸層)42を形成し、さらに、その粗化層42の表面に厚さ0.3μmのSn層を設ける(図6参照、但し、Sn層については図示しない)。

その形成方法は以下のようである。即ち、基板30を酸性脱脂してソフトエッティングし、次いで、塩化パラジウムと有機酸からなる触媒溶液で処理して、Pd触媒を付与し、この触媒を活性化した後、硫酸銅8g/1、硫酸ニッケル0.6g/1、クエン酸15g/1、次亜リン酸ナトリウム29g/1、ホウ酸31g/1、界面活性剤0.1g/1、pH=9からなる無電解めっき浴にてめっきを施し、銅導体回路4およびスルーホール9のランド上面にCu-Ni-P合金の粗化層42を形成する。ついで、ホウフッ化スズ0.1mol/1、チオ尿素1.0mol/1、温度50℃、pH=1.2の条件でCu-Sn置換反応させ、粗化層42の表面に厚さ0.3μmのSn層を設ける(Sn層については図示しない)。

【0020】

引き続き、絶縁層を形成する感光性接着剤(上層用)及び層間樹脂絶縁剤(下層用)を用意する。

(7) 感光性接着剤(上層用)は、DMDG(ジエチレングリコールジメチルエーテル)に溶解した濃度80wt%のクレゾールノボラック型エポキシ樹脂(日本化薬製、分子量2500)の25%アクリル化物を35重量部、ポリエーテルスルフォン(PES)12重量部、イミダゾール硬化剤(四国化成製、2E4M-Z-CN)2重量部、感光性モノマー(東亜合成製、アロニックスM315)4重量部、光開始剤(チバガイギー製、イルガキュアI-907)2重量部、光増感剤(日本化薬製、DET-X-S)0.2重量部を混合し、これらの混合物に対し、エポキシ樹脂粒子(三洋化成製、ポリマーポール)の平均粒径1.0μmの

ものを7.2重量部、平均粒径0.5μmのものを3.09重量部、消泡剤（サンノプロ製 S-65）0.5重量部を混合した後、さらにNMP30重量部を添加しながら混合して粘度7Pa·sの感光性接着剤（上層用）を得る。

【0021】

(8) 一方、層間樹脂絶縁剤（下層用）は、DMGD（ジエチレングリコールジメチルエーテル）に溶解した濃度80wt%のクレゾールノボラック型エポキシ樹脂（日本化薬製、分子量2500）の25%アクリル化物を35重量部、ポリエーテルスルфон（PES）12重量部、イミダゾール硬化剤（四国化成製、2E4MZ-CN）2重量部、感光性モノマー（東亜合成製、アロニックスM315）4重量部、光開始剤（チバガイギー製、イルガキュアI-907）2重量部、光増感剤（日本化薬製、DETE-S）0.2重量部を混合し、これらの混合物に対し、エポキシ樹脂粒子（三洋化成製、ポリマーポール）の平均粒径0.5μmのものを14.49重量部、消泡剤（サンノプロ製、S-65）0.5重量部を混合した後、さらにNMP30重量部を添加しながら混合して粘度1.5Pa·sの層間樹脂絶縁剤（下層用）を得る。

【0022】

(9) 基板30の両面に、上記(7)で得られた粘度1.5Pa·sの層間樹脂絶縁剤（下層用）をロールコーダで塗布し、水平状態で20分間放置してから、60℃で30分の乾燥（プリベーク）を行い、絶縁剤層44を形成する。

さらにこの絶縁剤層44の上に上記(8)で得られた粘度7Pa·sの感光性接着剤（上層用）をロールコーダを用いて塗布し、水平状態で20分間放置してから、60℃で30分の乾燥を行い、接着剤層46を形成する（図7参照）。

【0023】

上述したように導体回路34U、34Dは、粗化層（凹凸層）42が形成され、即ち、粗化処理が施されることで、上層の絶縁剤層44との密着性が高められている。

【0024】

(10) 上記(9)で絶縁剤層44および接着剤層46を形成した基板30の両面に、100μmφの黒円が印刷されたフォトマスクフィルムを密着させ、超高

圧水銀灯により 500 mJ/cm² で露光する。これを DMDG 溶液でスプレー現像し、さらに、当該基板を超高压水銀灯により 3000 mJ/cm² で露光し、100°C で 1 時間、その後 150°C で 5 時間の加熱処理（ポストベーク）をすることにより、フォトマスクフィルムに相当する寸法精度に優れた 100 μm の開口（バイアホール形成用開口 48）を有する厚さ 35 μm の層間樹脂絶縁層（2 層構造）50 を形成する（図 8 参照）。

なお、バイアホールとなる開口 48 には、スズめっき層を部分的に露出させる。

【0025】

(11) 開口 48 が形成された基板 30 を、クロム酸に 1 分間浸漬し、接着剤層 46 の表面のエポキシ樹脂粒子を溶解除去することにより、層間樹脂絶縁層 50 の表面を粗面とし、その後、中和溶液（シプレイ社製）に浸漬してから水洗いする（図 9 参照）。

さらに、粗面化処理した該基板の表面に、パラジウム触媒（アトテック製）を付与することにより、層間樹脂絶縁層 50 の表面およびバイアホール用開口 48 の内壁面に触媒核を付ける。

【0026】

(12) 以下の組成の無電解銅めっき浴中に基板を浸漬して、粗面全体に厚さ 1.6 μm の無電解銅めっき膜 52 を形成する（図 10 参照）。

〔無電解めっき液〕

EDTA	150 g / l
硫酸銅	20 g / l
HCHO	30 ml / l
NaOH	40 g / l
α、α' - ピピリジル	80 mg / l
PEG	0.1 g / l

〔無電解めっき条件〕

70°C の液温度で 30 分

【0027】

(13) 上記 (12) で形成した無電解銅めっき膜 52 上に市販の感光性ドライ

フィルムを張り付け、マスクを載置して、 100mJ/cm^2 で露光、0.8% 炭酸ナトリウムで現像処理し、厚さ $15\mu\text{m}$ のめっきレジスト54を設ける（図11参照）。

【0028】

(14) ついで、レジスト非形成部分に以下の条件で電解銅めっきを施し、厚さ $15\mu\text{m}$ の電解銅めっき膜56を形成する（図12参照）。

【電解めっき液】

硫酸	180 g/1
硫酸銅	80 g/1
添加剤（アトテックジャパン製、カバラシドGL）	
	1 ml/1

【電解めっき条件】

電流密度	1 A/dm ²
時間	30分
温度	室温

【0029】

(15) めっきレジスト54を5%KOHで剥離除去した後、そのめっきレジスト54下の無電解めっき膜52を硫酸と過酸化水素の混合液でエッティング処理して溶解除去し、無電解銅めっき膜52と電解銅めっき膜56からなる厚さ $18\mu\text{m}$ の導体回路58U、58D及びバイアホール60U、60Dを形成する（図13参照）。

引き続き、その基板30を800g/1のクロム酸中に3分間浸漬して粗化面上に残留しているパラジウム触媒核を除去する。

【0030】

(16) 導体回路58U、58D及びバイアホール60U、60Dを形成した基板30を、硫酸銅8g/1、硫酸ニッケル0.6g/1、クエン酸15g/1、次亜リン酸ナトリウム29g/1、ホウ酸31g/1、界面活性剤0.1g/1からなるpH=9の無電解めっき液に浸漬し、該導体回路58U、58D及びバイアホール60U、60Dの表面に厚さ $3\mu\text{m}$ の銅-ニッケル-リンからなる粗

化層62を形成する(図14参照)。

さらに、ホウフッ化スズ0.1mol/l、チオ尿素1.0mol/l、温度50℃、pH=1.2の条件でCu-Sn置換反応を行い、上記粗化層62の表面に厚さ0.3μmのSn層を設ける(Sn層については図示しない)。

【0031】

(17) 上記(2)～(16)の工程を繰り返すことにより、さらに上層の導体回路を形成する。即ち、基板30の両面に、層間樹脂絶縁剤(下層用)をロールコーダで塗布し、絶縁剤層144を形成する。また、この絶縁剤層144の上に感光性接着剤(上層用)をロールコーダを用いて塗布し、接着剤層146を形成する(図15参照)。絶縁剤層144および接着剤層146を形成した基板30の両面に、フォトマスクフィルムを密着させ、露光・現像し、開口(バイアホール形成用開口148)を有する層間樹脂絶縁層150を形成した後、該層間樹脂絶縁層150の表面を粗面とする(図16参照)。その後、該粗面化処理した該基板30の表面に、無電解銅めっき膜152を形成する(図17参照)。引き続き、無電解銅めっき膜152上にめっきレジスト154を設けた後、レジスト非形成部分に電解銅めっき膜156を形成する(図18参照)。そして、めっきレジスト154をKOHで剥離除去した後、そのめっきレジスト54下の無電解めっき膜152を溶解除去し導体回路158U、158D、該導体回路158Uの周囲にダミーパターン159、及び、バイアホール160U、160Dを形成する(図19参照)。さらに、該導体回路158U、158D、ダミーパターン159及びバイアホール160U、160Dの表面に粗化層162を形成し、パッケージ基板を完成する(図20参照)。

【0032】

(19) そして、上述したパッケージ基板にはんだバンプを形成する。先ず、はんだバンプ用のソルダーレジスト組成物の調整について説明する。ここでは、DMGに溶解させた60重量%のクレゾールノボラック型エポキシ樹脂(日本化薬製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量4000)を46.67g、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル製、エピコート1001)15.0g、

イミダゾール硬化剤（四国化成製、2E4MZ-CN）1.6g、感光性モノマーである多価アクリルモノマー（日本化薬製、R604）3g、同じく多価アクリルモノマー（共栄社化学製、DPE6A）1.5g、分散系消泡剤（サンノプロ社製、S-65）0.71gを混合し、さらにこれらの混合物に対し、光開始剤としてのベンゾフェノン（関東化学製）を2g、光増感剤としてのミヒラーケトン（関東化学製）を0.2g加えて、粘度を25℃で2.0Pa·sに調整したソルダーレジスト組成物を得る。

【0033】

(20) 上記(18)で得た配線板の両面に、上記ソルダーレジスト組成物を20μmの厚さで塗布する。次いで、70℃で20分間、70℃で30分間の乾燥処理を行った後、円パターン（マスクパターン）が描画された厚さ5mmのフォトマスクフィルムを密着させて載置し、1000mJ/cm²の紫外線で露光し、DMTG現像処理する。そしてさらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件で加熱処理し、はんだパッド部分（バイアホールとそのランド部分を含む）71が開口した（上面側の開口径200μm、下面側の開口径800μm）ソルダーレジスト層（厚み20μm）70を形成する（図21参照）。

【0034】

(21) 次に、ソルダーレジスト層70を形成した基板30を、塩化ニッケル30g/1、次亜リン酸ナトリウム10g/1、クエン酸ナトリウム10g/1からなるpH=5の無電解ニッケルめっき液に20分間浸漬して、開口部71に厚さ5μmのニッケルめっき層72を形成する（図22参照）。さらに、その基板30を、シアン化金カリウム2g/1、塩化アンモニウム75g/1、クエン酸ナトリウム50g/1、次亜リン酸ナトリウム10g/1からなる無電解金めっき液に93℃の条件で23秒間浸漬して、ニッケルめっき層72上に厚さ0.03μmの金めっき層74を析出し、上面に直径133～170μmの半田パッド75Uを、下面に直径600μmの半田パッド75Dを形成する。

【0035】

(22) そして、ソルダーレジスト層70の開口部71内の半田パッド75U、

75Dに、はんだペーストを印刷して200°Cでリフローすることによりはんだバンプ76U、76Dを形成し、はんだバンプ76U、76Dを有するパッケージ基板を完成する。

【0036】

完成したパッケージ基板の平面図（図22のA矢視図）を図23（A）に示し、図23（B）にICチップの底面図を示す。該パッケージ基板100にICチップ80を載置させた状態でリフロー炉を通過させて、図24に示すように、半田バンプ76Uを介して該ICチップを取り付ける。その後、ICチップを組み込んだパッケージ基板100を、マザーボード90に載置し、リフロー炉を通過させることで、該パッケージ基板100のマザーボード90への取り付けを行う。

【0037】

なお、上述した実施形態では、セミアディティブ法により形成するパッケージ基板を例示したが、本発明の構成は、フルアディティブ法により形成するパッケージ基板にも適用し得ることは言うまでもない。また、上述した実施形態では、層間樹脂絶縁層150上の最外層の導体回路158Uの周囲にダミーパターン159を形成したが、この代わりに、コア基板30上に形成される内層銅パターン34D、或いは、層間樹脂絶縁層50—層間樹脂絶縁層150間の導体回路58Uの周囲にダミーパターン159を形成することも可能である。また、上述した実施形態では、パッケージ基板をマザーボードに直接取り付ける例を挙げたが、パッケージ基板をサブボード等を介してマザーボードに接続する場合にも、本発明のパッケージ基板を好適に使用することができる。

【0038】

【発明の効果】

以上説明したように本発明のパッケージ基板において、ICチップ側の表面は、配設される半田パッドが小さいため、半田パッドによる金属部分の占める割合が小さく、マザーボード等の表面は、半田パッドが大きいため、金属部分の割合が大きい。ここで、パッケージ基板のICチップ側の導体回路の周囲に、ダミーパターンを形成し、パッケージ基板のICチップ側の金属部分を増やし、該IC

チップ側とマザーボード側との金属部分の比率を調整してあるため、本発明の構成によれば、パッケージ基板の製造工程、及び、使用中において反りを発生させることがない。

【図面の簡単な説明】

【図 1】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 2】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 3】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 4】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 5】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 6】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 7】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 8】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 9】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 10】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 11】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 12】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図 13】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図14】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図15】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図16】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図17】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図18】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図19】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図20】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図21】

本発明の第1実施形態に係るパッケージ基板の製造工程を示す図である。

【図22】

本発明の第1実施形態に係るパッケージ基板を示す断面図である。

【図23】

図23（A）は、パッケージ基板の平面図であり、図23（B）はICチップの底面図である。

【図24】

図22に示すパッケージ基板にICチップを載置し、マザーボードへ取り付けた状態を示す断面図である。

【図25】

図25（A）は、従来技術に係るパッケージ基板の断面図であり、図25（B）は、従来技術のパッケージ基板にICチップを載置し、マザーボードに取り付けた状態を示す断面図である。

【符号の説明】

30 コア基板

34U、34D 内層銅パターン（内層導体回路）

50 層間樹脂絶縁層

58U、58D 導体回路

58M ダミーパターン

60U、60D バイアホール

76U、76D 半田バンプ

80 ICチップ

82 半田パッド

90 マザーボード

92 半田パッド

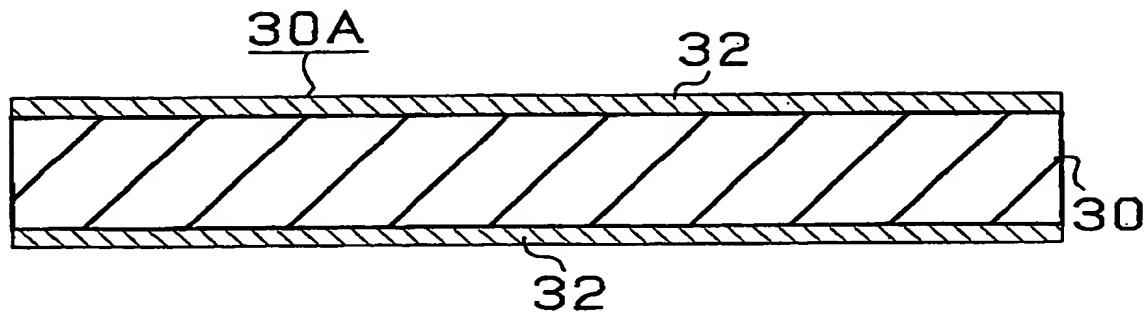
158U 導体回路

159 ダミーパターン

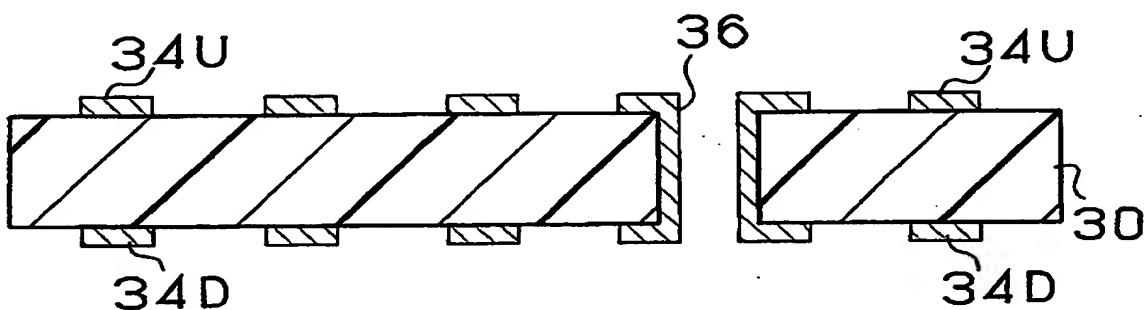
【書類名】

図面

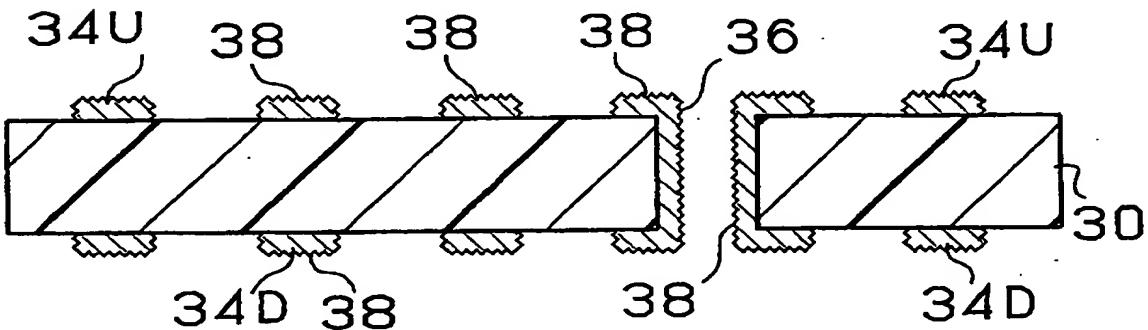
【図1】



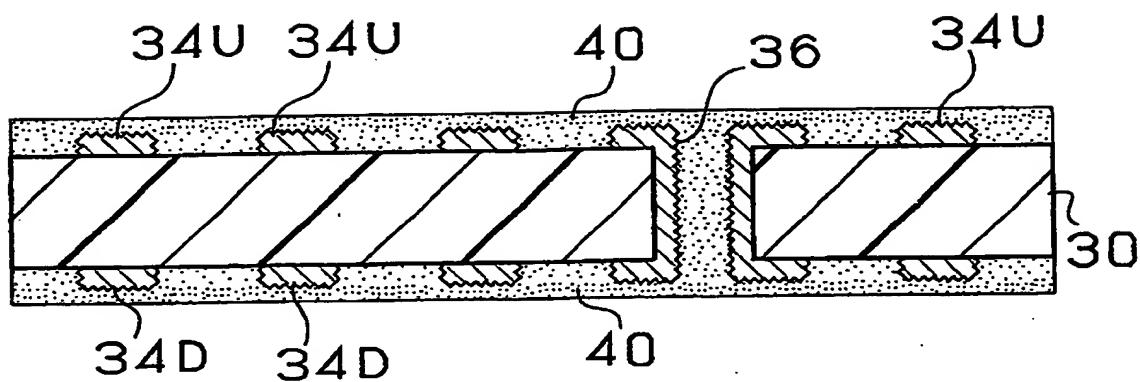
【図2】



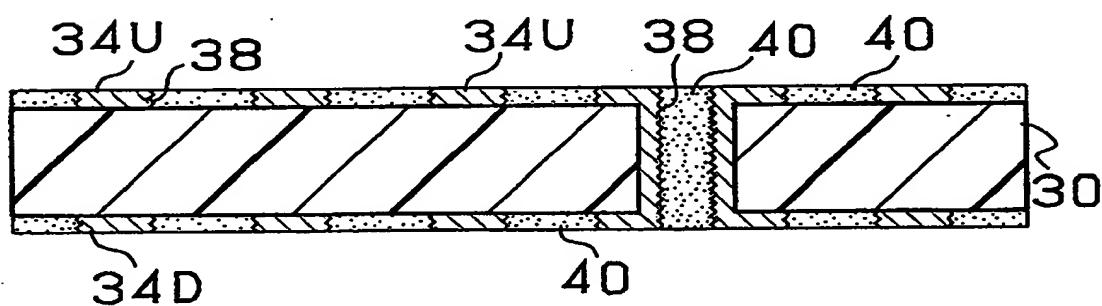
【図3】



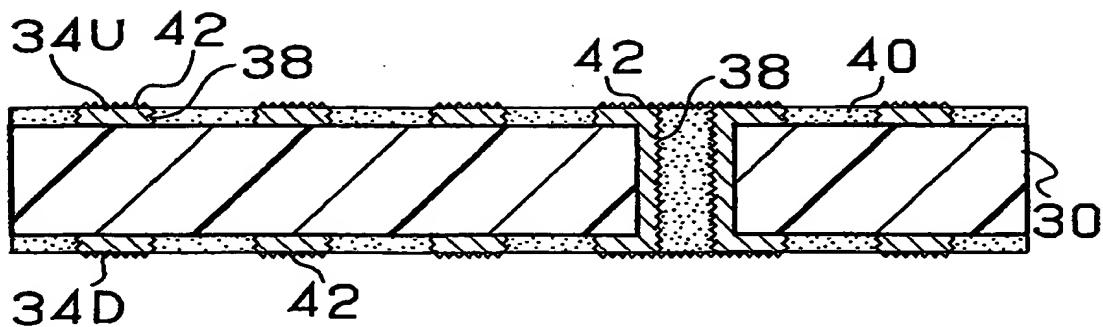
【図4】



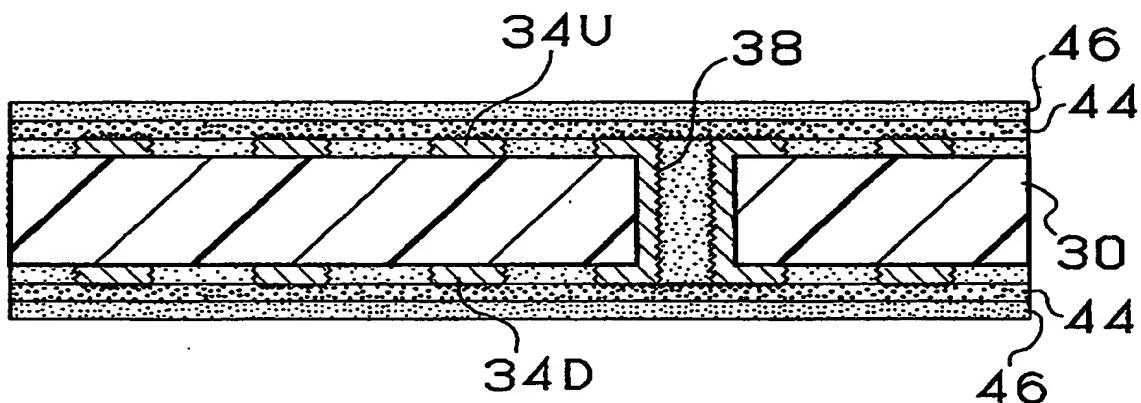
【図5】



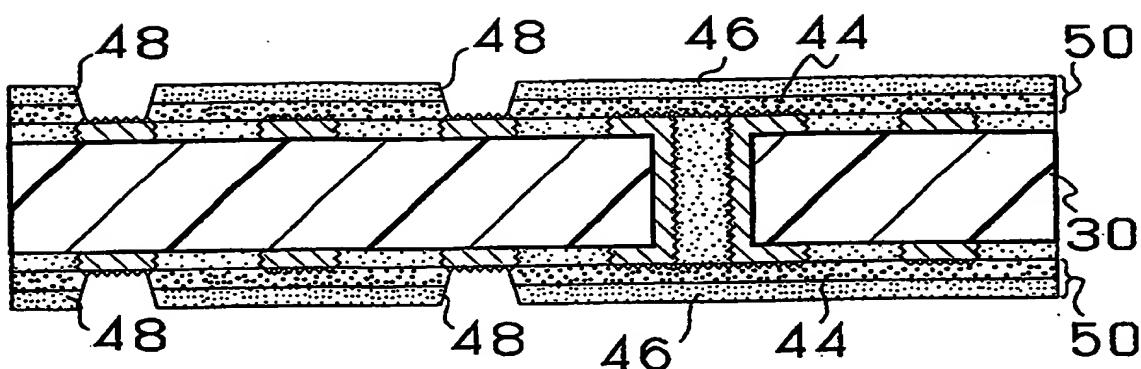
【図6】



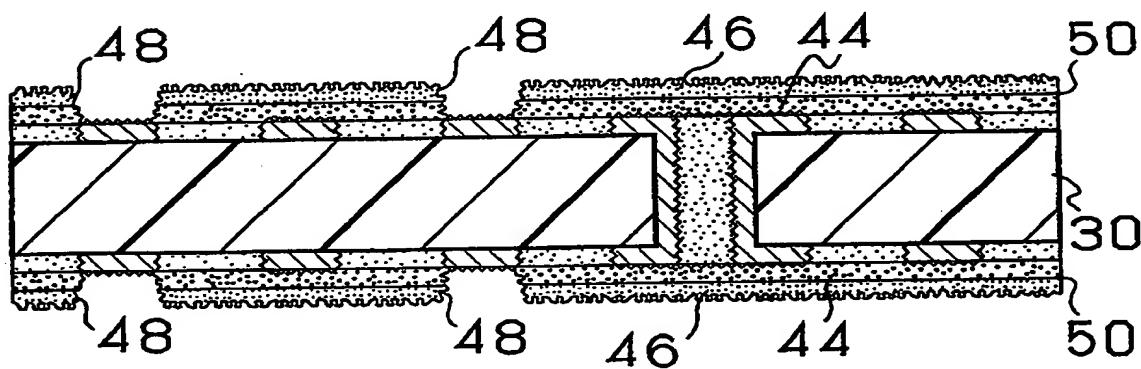
【図7】



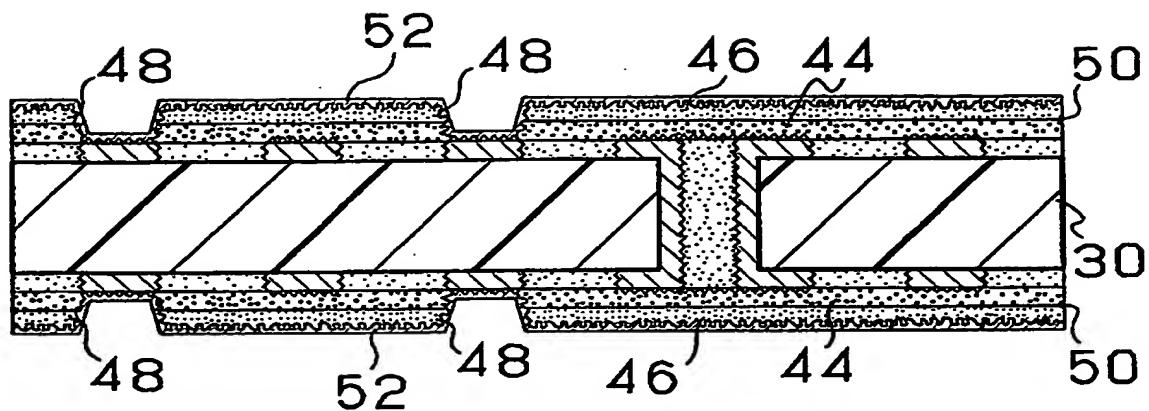
【図8】



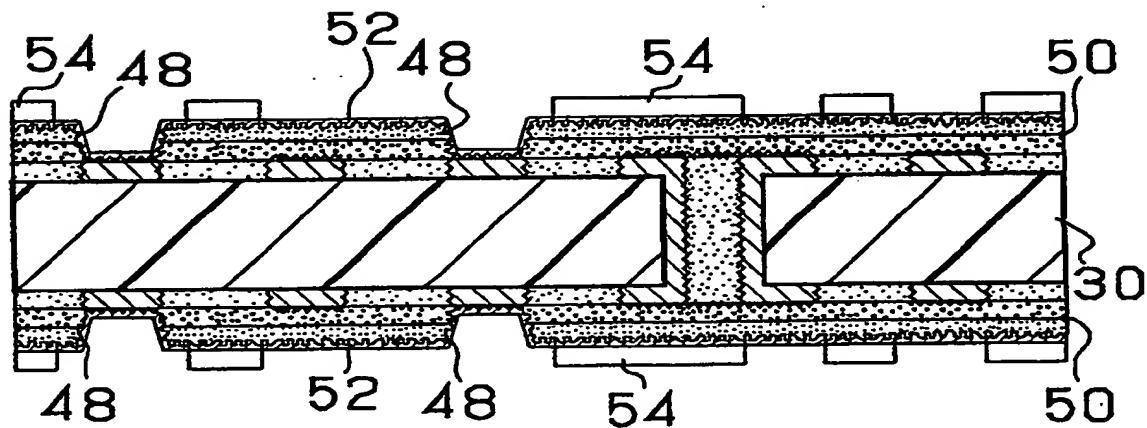
【図9】



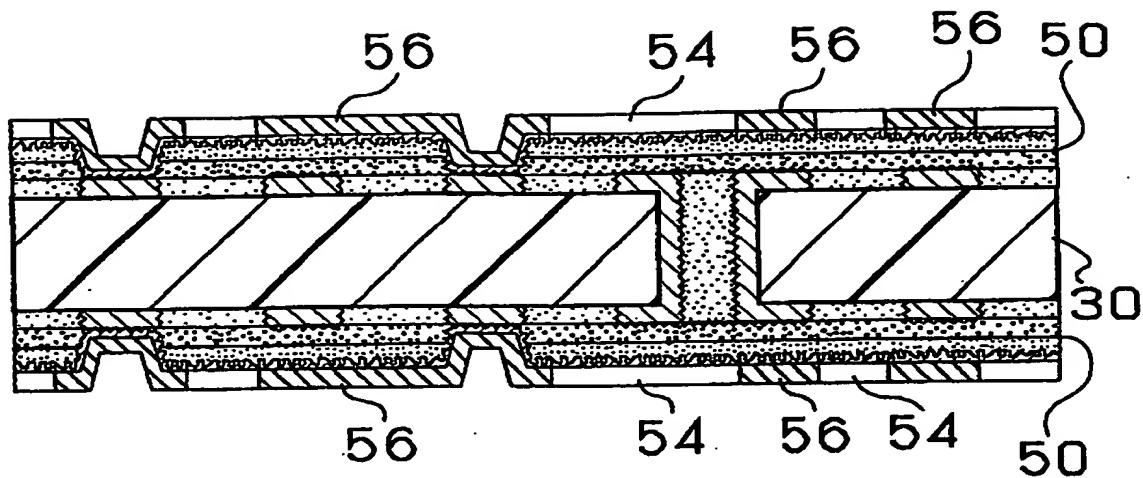
【図10】



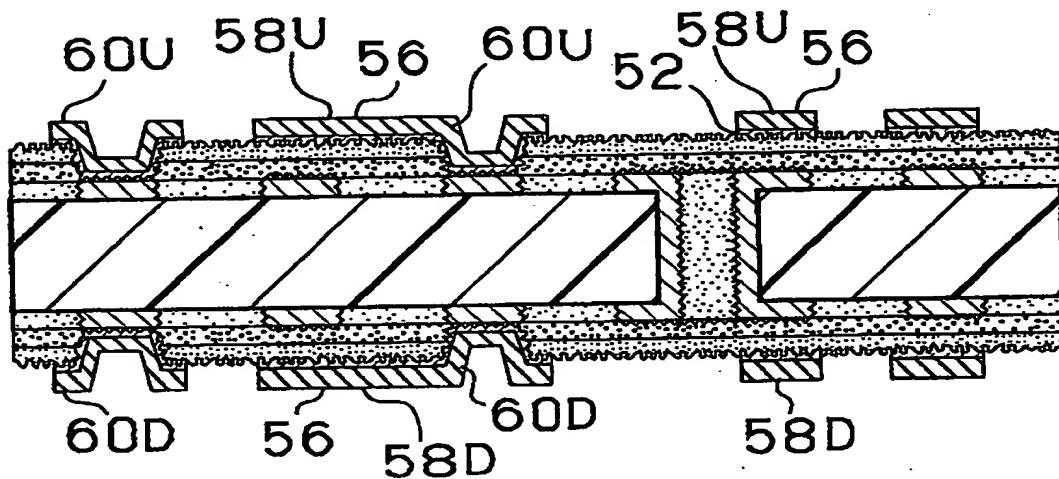
【図11】



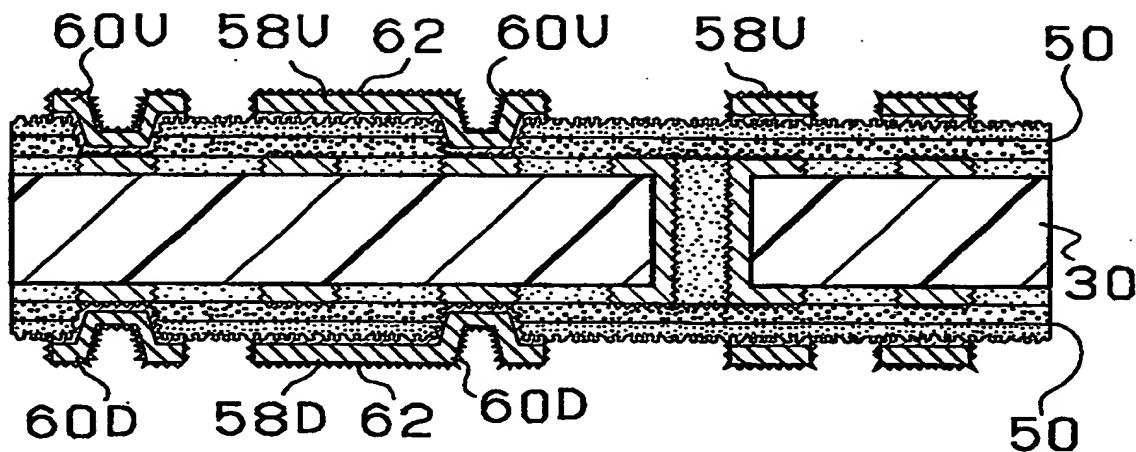
【図12】



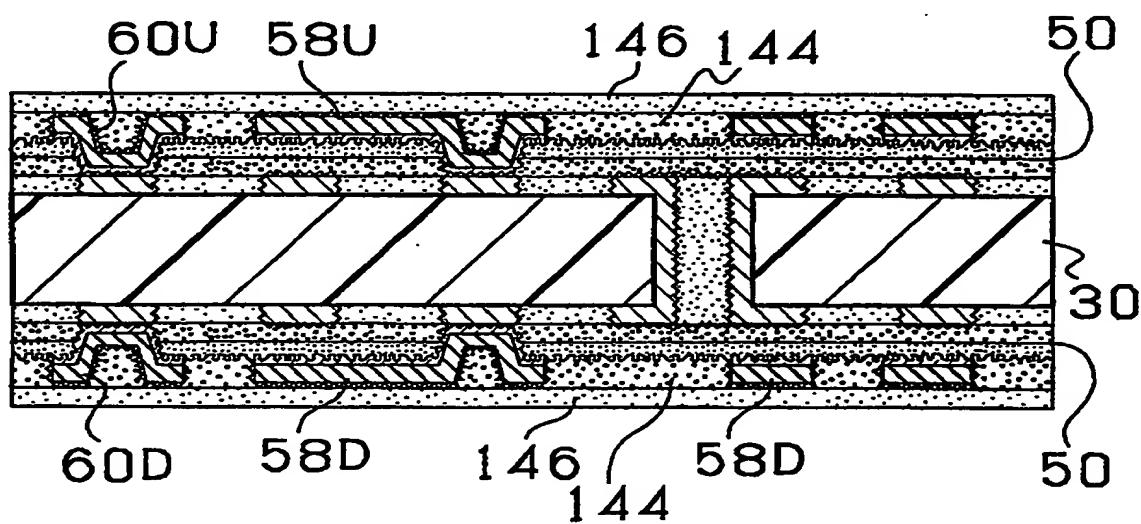
【図13】



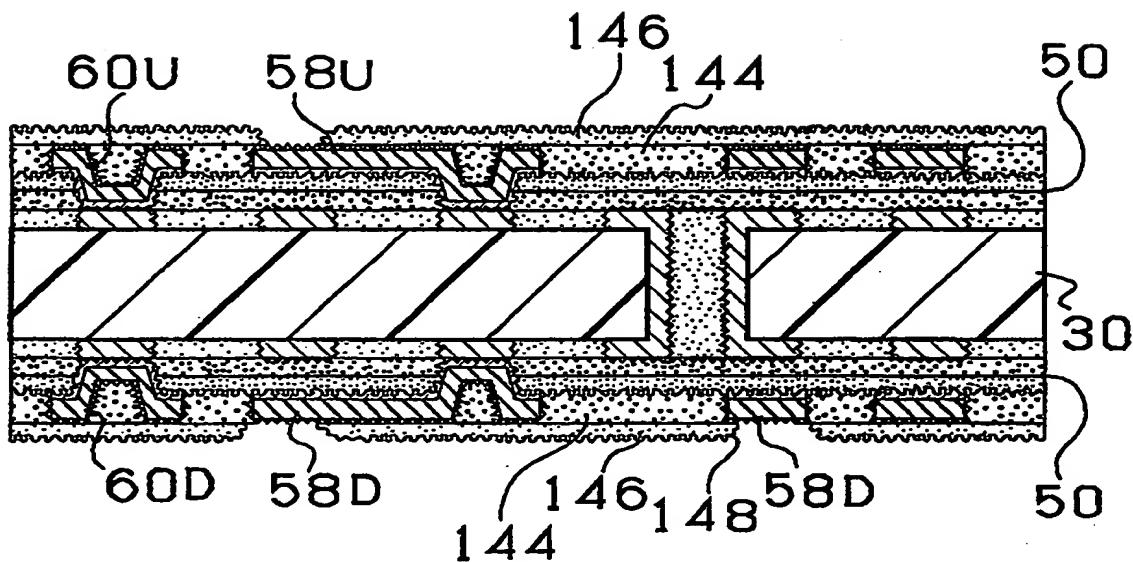
【図14】



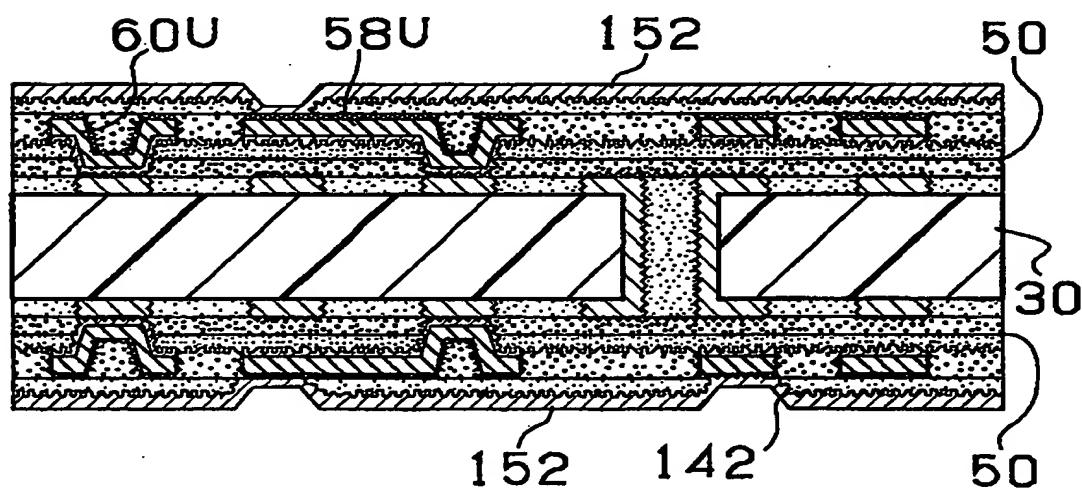
【図15】



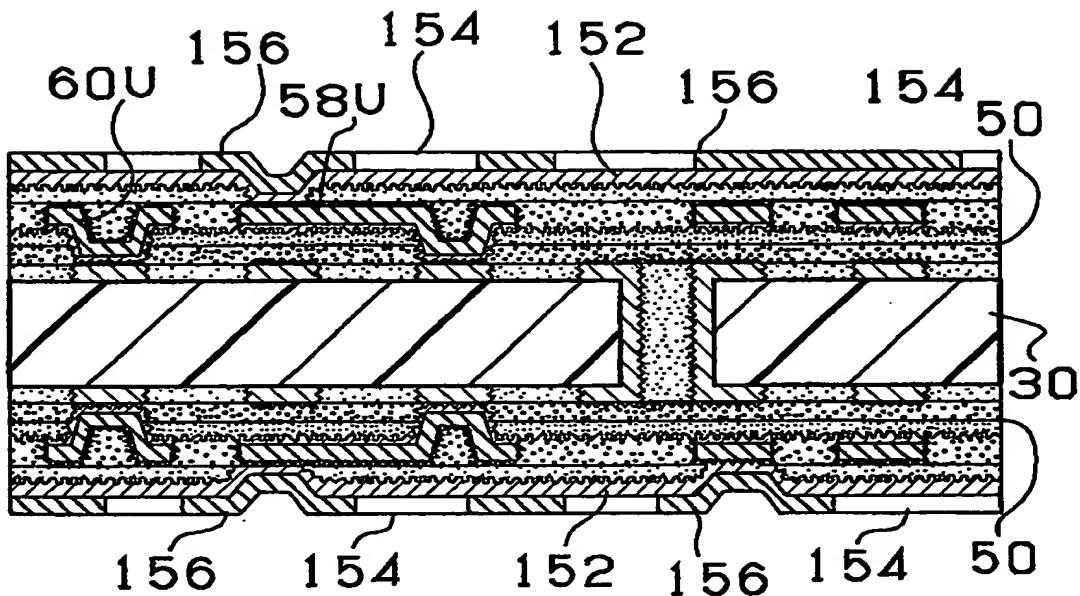
【図16】



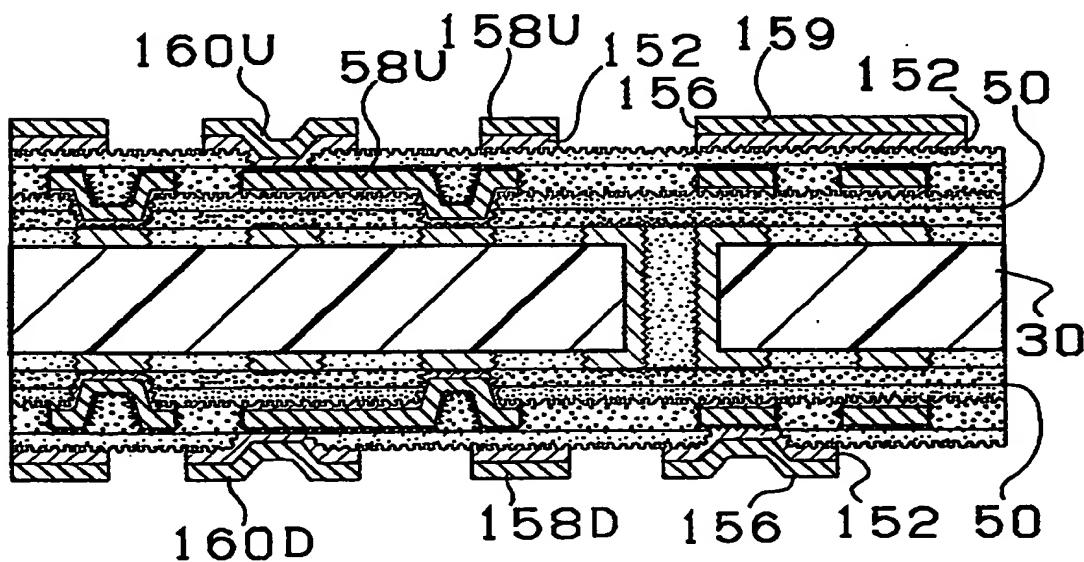
【図17】



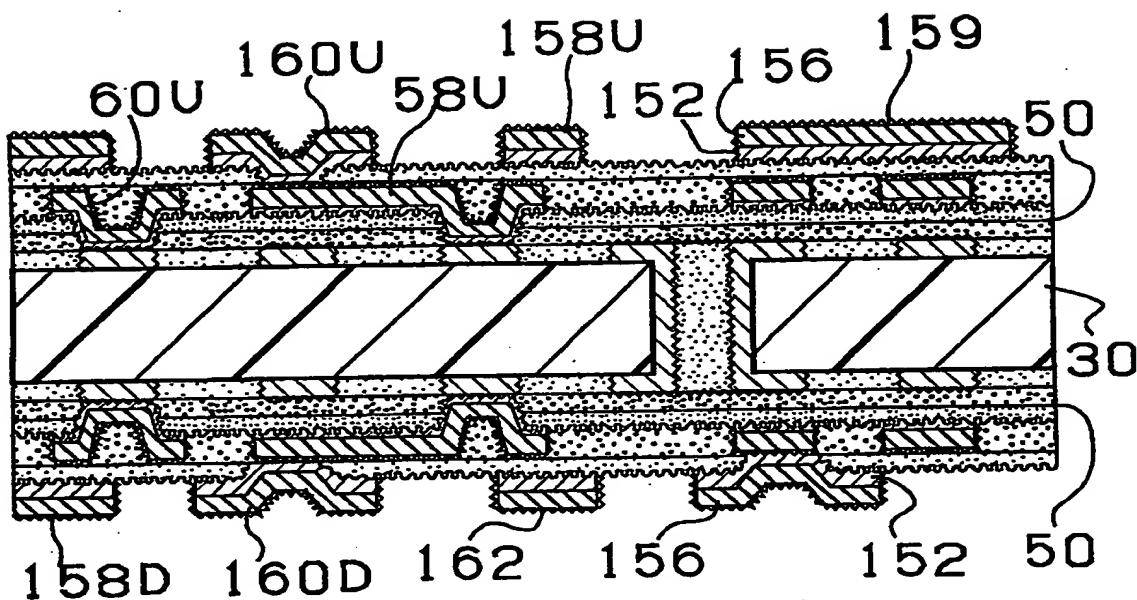
【図18】



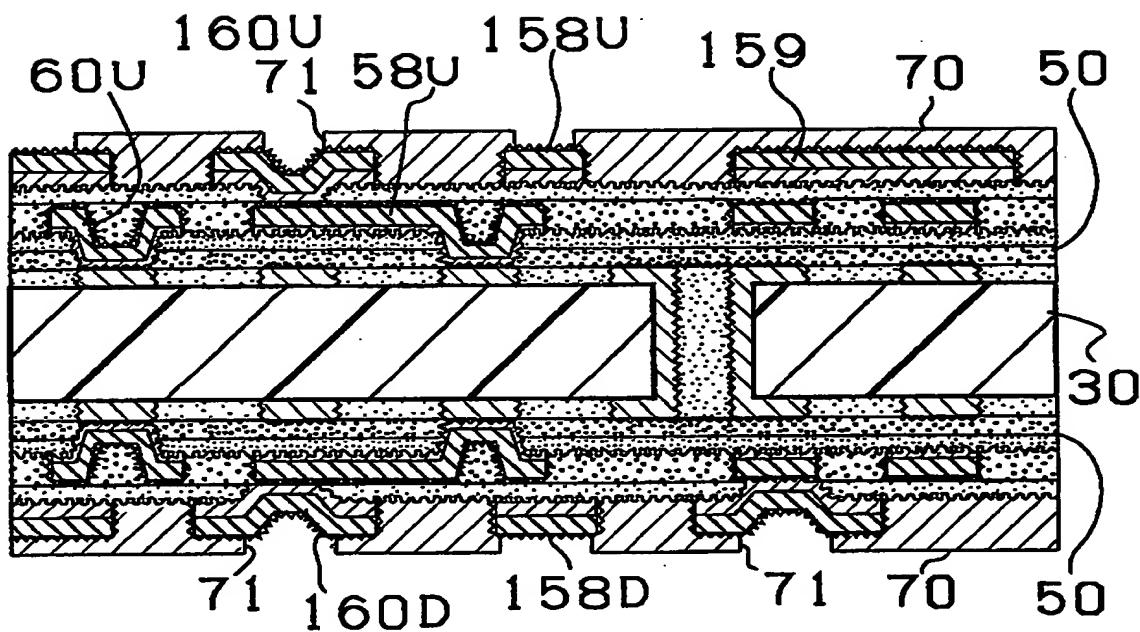
【図19】



【図20】

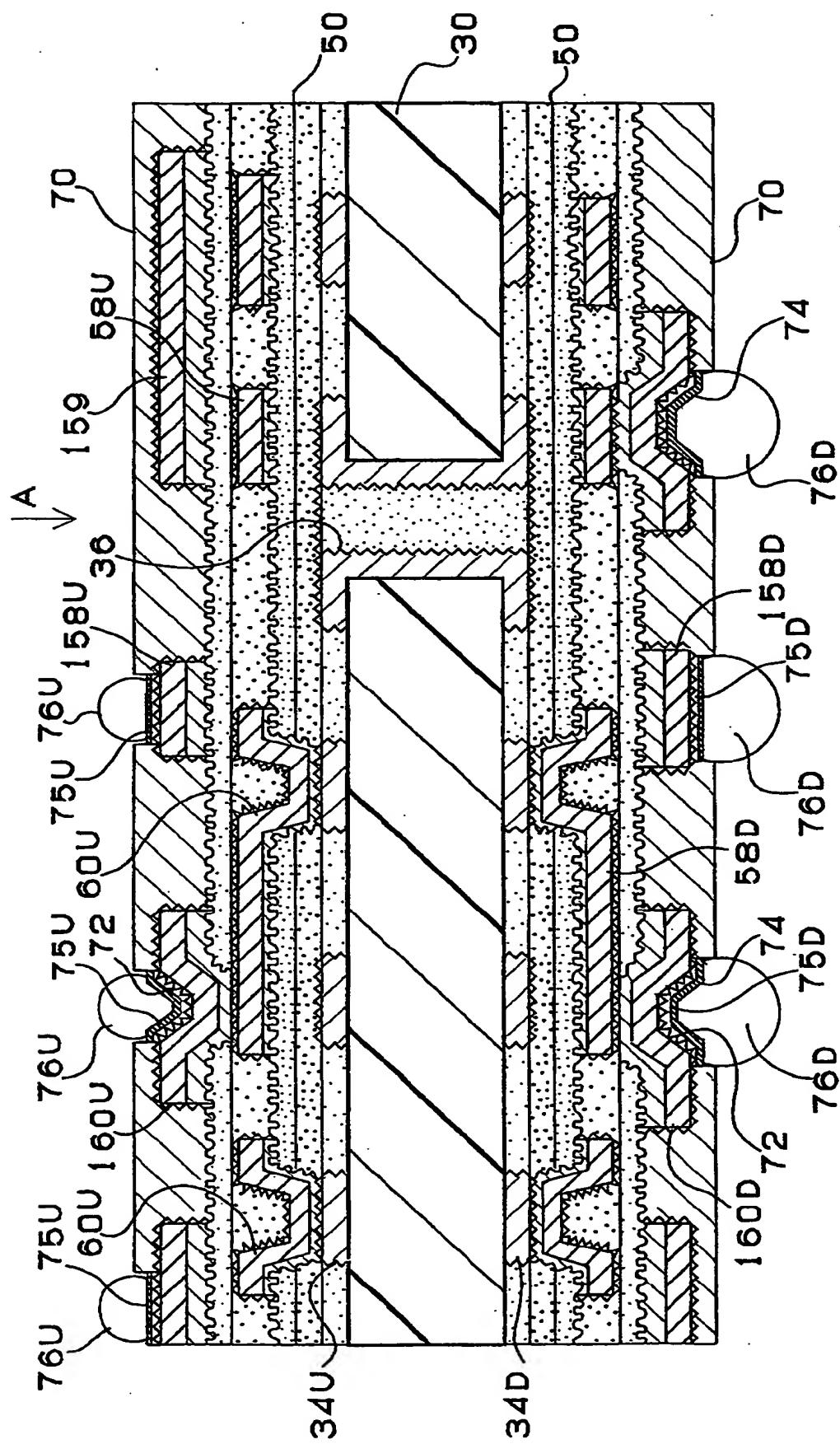


【図21】



特平 9-312687

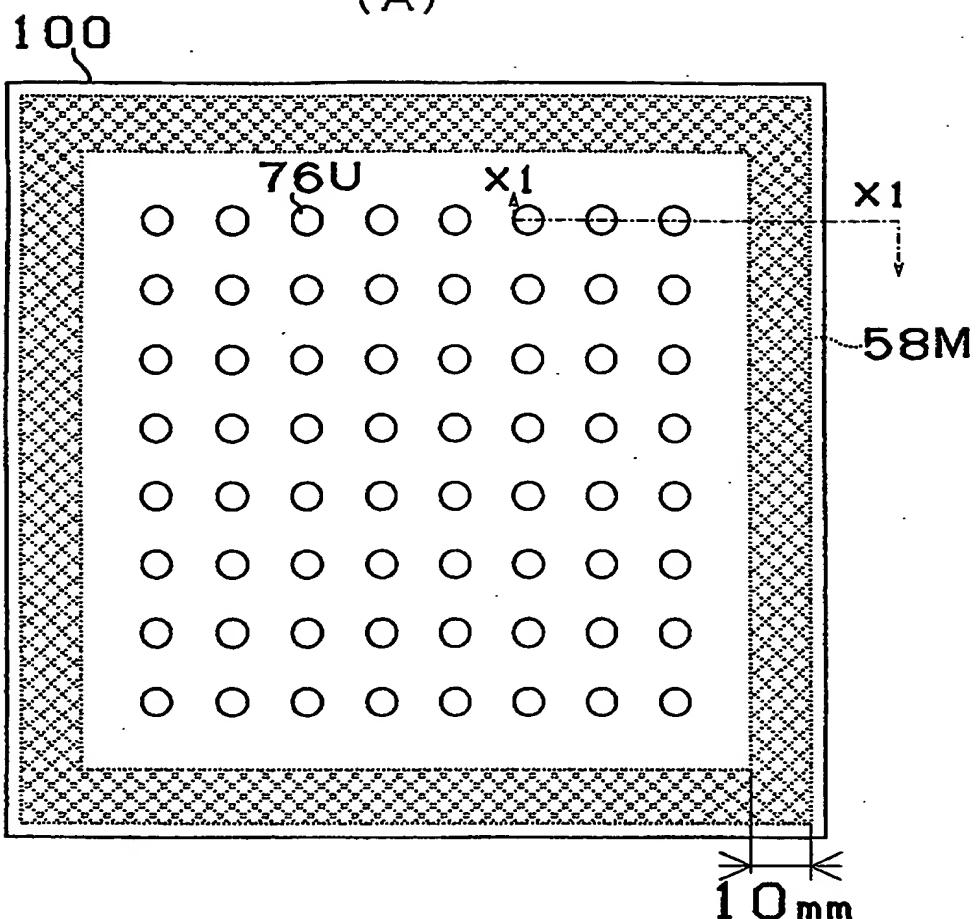
【図22】



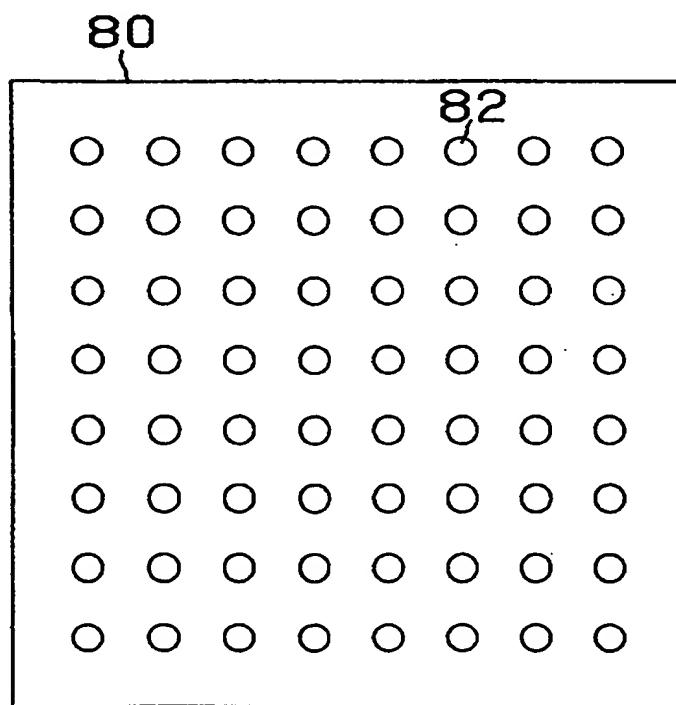
特平 9-312687

【図23】

(A)

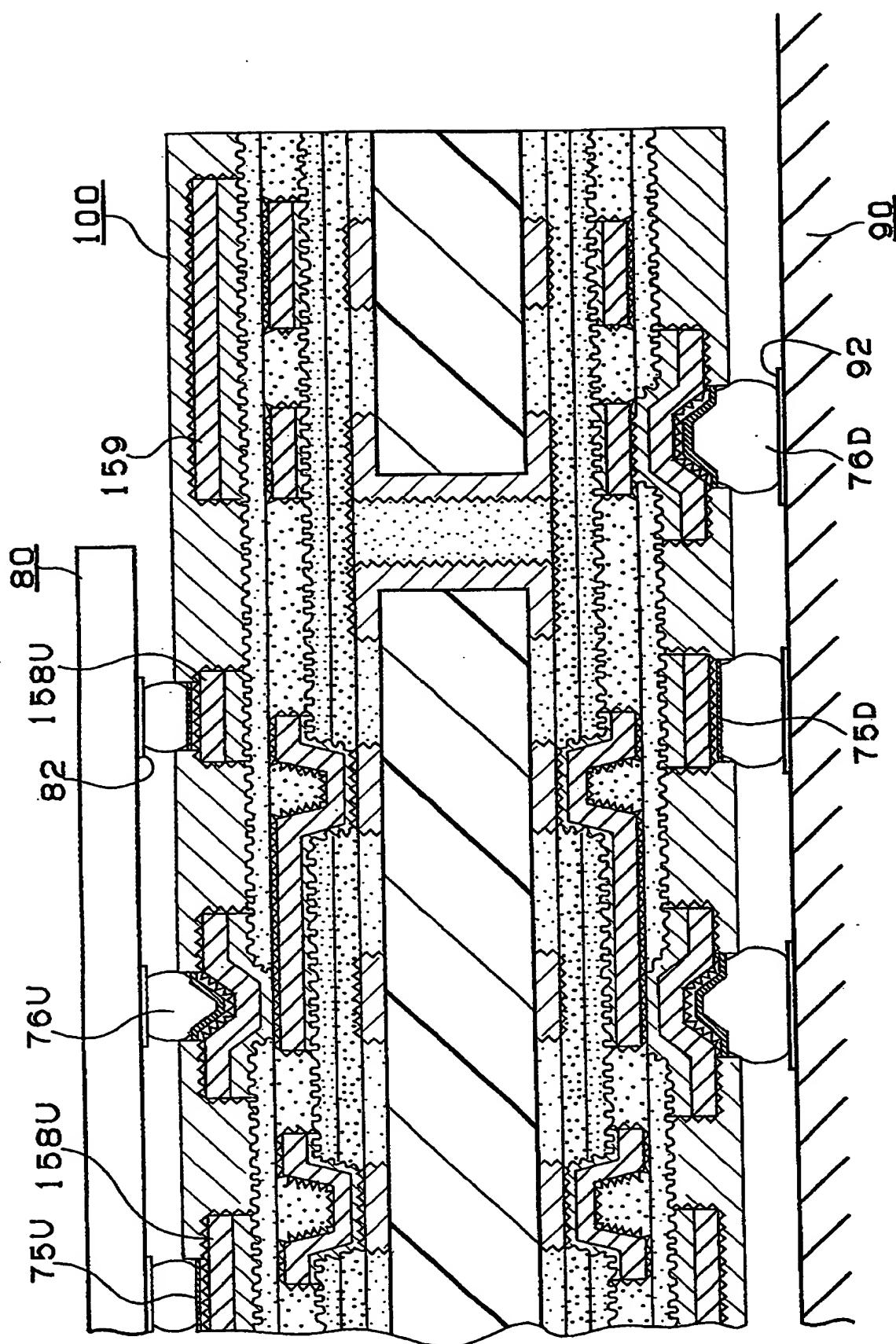


(B)



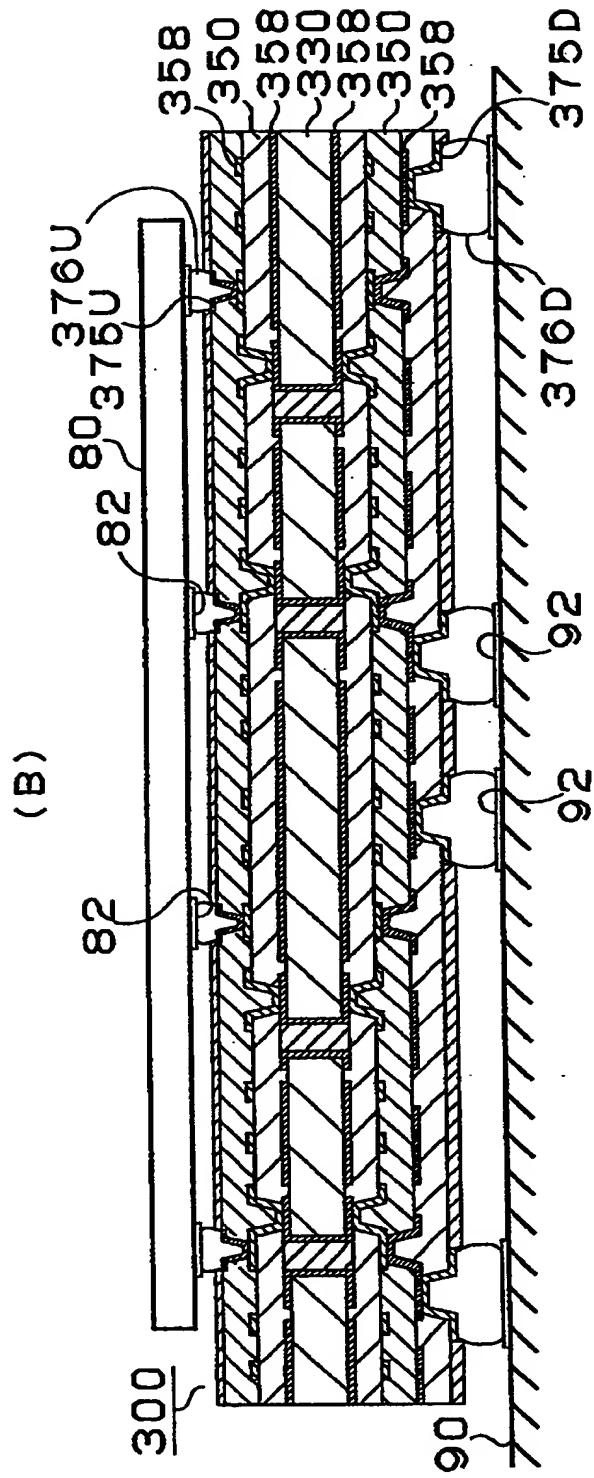
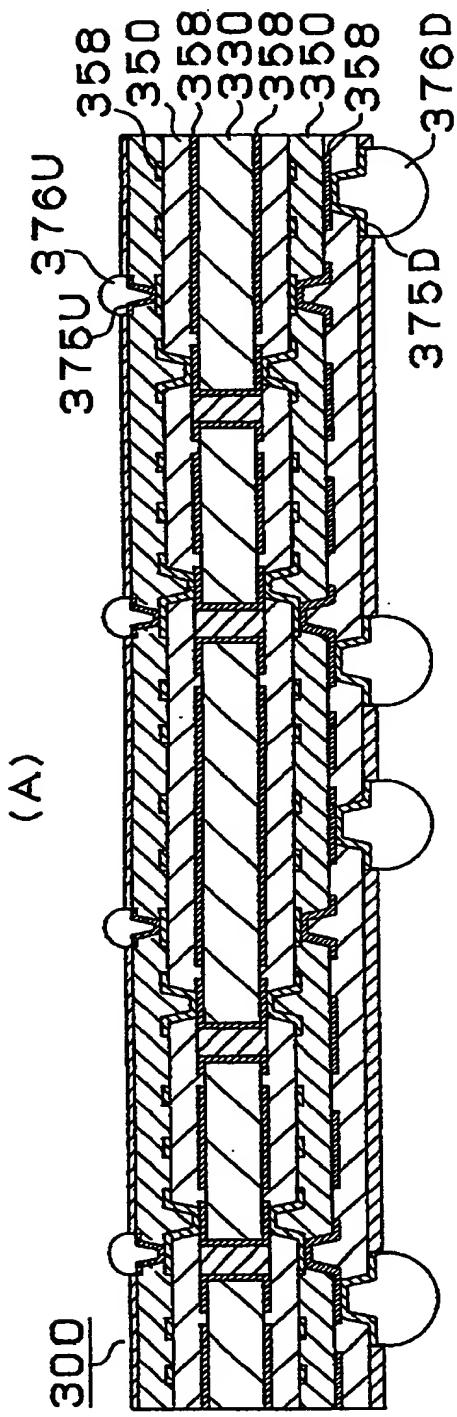
特平 9-312687

【図24】



特平 9-312687

【図25】



【書類名】 要約書

【要約】

【課題】 半田バンプを有する反りのないパッケージ基板を提供する。

【解決手段】 パッケージ基板100において、ICチップ80側の表面（上面）は、配設される半田パッド75Uが小さいため（直径120～170μm）、半田パッド75Uによる金属部分の占める割合が小さい。一方、マザーボード90側の表面（下面）は、半田パッド75Dが大きいため（直径600～700μm）、金属部分の割合が大きい。ここで、本パッケージ基板100では、パッケージ基板のICチップ側の導体回路158Uの外周に、ダミーパターン159を形成することで、パッケージ基板のICチップ側の金属部分を増やし、該ICチップ側とマザーボード側との金属部分の比率を調整し、製造工程、及び、使用中において反りを発生させないようにしてある。

【選択図】 図24

【書類名】 職權訂正データ
【訂正書類】 特許願

＜認定情報・付加情報＞

【特許出願人】

【識別番号】 000000158
【住所又は居所】 岐阜県大垣市神田町2丁目1番地
【氏名又は名称】 イビデン株式会社
【代理人】 申請人
【識別番号】 100095795
【住所又は居所】 愛知県名古屋市中区上前津2丁目1番27号 堀井
ビル4階 加藤田下特許事務所
【氏名又は名称】 田下 明人
【代理人】 申請人
【識別番号】 100098567
【住所又は居所】 愛知県名古屋市中区上前津2丁目1番27号 堀井
ビル4階 加藤田下特許事務所
【氏名又は名称】 加藤 壮祐

出願人履歴情報

識別番号 [000000158]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 岐阜県大垣市神田町2丁目1番地

氏 名 イビデン株式会社

THIS PAGE BLANK (USPTO)